**ЛАБОРАТОРНАЯ РАБОТА №1**

**«Исследование кода с проверкой на четность»**

*Цель занятия.*

1.Исследовать корректирующие свойства и алгоритм работы кодера с проверкой на четность.

2.Совершенствовать методику проведения экспериментальных исследований и анализа полученных результатов.

3. Получить практические навыки расчета и компьютерного моделирования кода с проверкой на четность.

1. 1. *Порядок выполнения работы*

Согласно номеру варианта выполняется задание на лабораторную работу. Вариант задания выбирается по последней цифре зачетной книжки из таблицы №1.1

Порядок выполнения задания

1. Записать передаваемую комбинацию 4 информационных символа (разряда) в таблицу согласно варианту.

2. Рассчитать проверочный символ по формуле и занести в таблицу.

3. Установить с помощью управляемых инверторов ошибку в заданной позиции кодовой комбинации согласно варианту.

4. Записать в таблицу принятую комбинацию кода с проверкой на четность.

5. Проверить по формулам индикатор ошибки и занести в таблицу.

6. Сделать вывод об обнаружении (пропуске) ошибки.

7. Проверить работу кодера с проверкой на четность на компьютерной модели. Компьютерную модель предлагается собрать самостоятельно, используя программы компьютерного моделирования EWB или MultiSim.

8. Защита результатов исследования, ответы на контрольные вопросы

**Варианты**

Таблица 1.1

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Вариант | Информационная  посылка | Однократная помеха | Двукратная помеха | Трехкратная помеха |
| 1 | 0011 | 2 | 1,3 | 2,3,5 |
| 2 | 0001 | 3 | 3,4 | 1,3,5 |
| 3 | 0110 | 1 | 2,3 | 2,4,5 |
| 4 | 1011 | 3 | 2,4 | 1,3,5 |
| 5 | 1010 | 5 | 1,3 | 2,3,5 |
| 6 | 0010 | 4 | 2,3 | 1,3,4 |
| 7 | 0101 | 2 | 1,4 | 2,3,5 |
| 8 | 1100 | 3 | 2,4 | 1,4,5 |
| 9 | 0100 | 1 | 3,5 | 2,3,4 |
| 10 | 1001 | 4 | 3,4 | 1,3,5 |

1.2 *Описание схемы компьютерного моделирования*

Схема кодера с проверкой на четность представлена на рисунке 1.1.

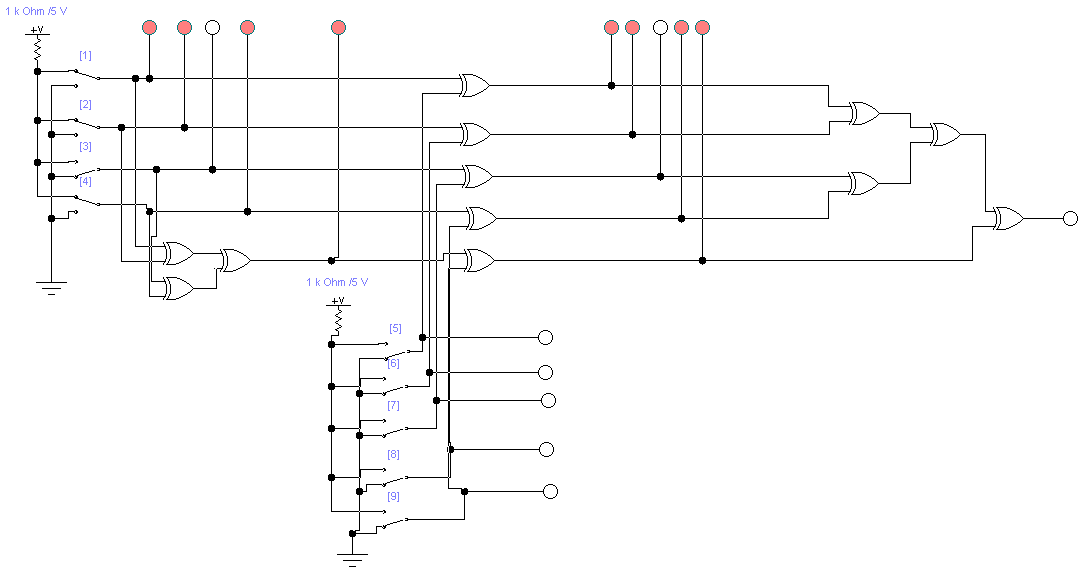


Рисунок 1.1 – Компьютерное моделирование кода на четность

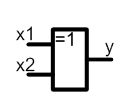
Следует отметить, что формирование проверочного пятого символа можно осуществить с помощью трех двухвходовых логических элементов ИСКЛЮЧАЮЩИЕ ИЛИ.

Микросхема ИСКЛЮЧАЮЩЕЕ ИЛИ (сумматор модулю 2) имеют следующую таблицу истинности.

Т а б л и ц а 1.2 – Таблица истинности ИСКЛЮЧАЮЩЕЕ ИЛИ

|  |  |  |
| --- | --- | --- |
| х1 | х2 | Y |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Условное графическое изображение схемы ИСКЛЮЧАЮЩЕЕ ИЛИ показано на рисунке 1.2



а б

Рисунок 1.2 – УГО логический элемент ИСКЛЮЧАЮЩЕЕ ИЛИ

а – российский стандарт; б – зарубежный стандарт

Для моделирования помех в канале связи будем использовать логические элементы ИСКЛЮЧАЮЩИЕ ИЛИ в качестве управляемого инвертора. Один из входов используется в качестве сигнального, а второй – управляющий. При уровне логический 0 на управляющем входе, сигнал на выходе Y логический элемент ИСКЛЮЧАЮЩИЙ ИЛИ совпадает с сигналом 1-го входа

при .



При уровне логической 1 на управляющем входе, сигнал в выходе Y логический элемент ИСКЛЮЧАЮЩИЙ ИЛИ, противоположенному сигналу 1-го входа

при .



На выходе канала связи принимаем комбинацию из 5 разрядов – 4 информационных, 5-й проверочный. Для контроля на четность принятой комбинации требуется 4 двухвходовых элементов ИСКЛЮЧАЮЩИХ ИЛИ.

Переключатели 1, 2, 3, 4 моделируют набор 4-разрядной информационной посылки. Логические элементы 1-3 формируют 5-й проверочный разряд. Переключатели 5, 6, 7, 8, 9 моделируют помехи в канале связи.

На рисунке 1.1 индикаторы переключателей 5−9 не горят. Это соответствует отсутствию помех в канале.

Логические элементы 4−8 работают в качестве управляемых инверторов и моделируют искажения символов, передаваемых по каналу связи. Для моделирования помехи в заданном необходимо подключить соответствующий электронный ключ к схеме питания клавишой Shift

При отсутствии помех и ошибок принятая комбинация соответствует передаваемой. Проверку на четность моделируют логические элементы ИСКЛЮЧАЮЩИМ ИЛИ 9−12.

Код с проверкой на четность может обнаружить однократные ошибки, не обнаруживает двукратные ошибки

*2.1 Содержание отчета*

1. Название, цель, порядок выполнения лабораторной работы

2. По каждому из двух заданий результаты занести таблицу №2.1

3. Представить формулы с расчетами, схемы компьютерного моделирования.

4. Общие выводы по проведенной лабораторной работе

Таблица 2.1

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Передаваемая  комбинация | | | | | Помехи в канале связи | | | | | | Принятая комбинация | | | | | Индикатор ошибки,  *И* | выводы |
| Инф. разряды | | | | Провер.  разряд,  *П* | Наличие  ошибки | 1 | 2 | 3 | 4 | 5 | Инф. разряды | | | | Пров  Разряд,  *П* |
| 1 | 2 | 3 | 4 | 1 | 2 | 3 | 4 |
|  |  |  |  |  | Без помех |  |  |  |  |  |  |  |  |  |  |  |  |
| Однократная помеха |  |  |  |  |  |  |  |  |  |  |  |  |
| Двукратная помеха |  |  |  |  |  |  |  |  |  |  |  |  |
| Трехкратная помеха |  |  |  |  |  |  |  |  |  |  |  |  |

Пример заполнения таблицы №2.1

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Передаваемая  комбинация | | | | | Помехи в канале связи | | | | | | Принятая комбинация | | | | | Индикатор ошибки,  *И* | выводы |
| Инф. разряды | | | | Провер.  Разряд,  *П* | Наличие  ошибки | 1 | 2 | 3 | 4 | 5 | Инф. разряды | | | | Пров  Разряд  *П* |
| 1 | 2 | 3 | 4 | 1 | 2 | 3 | 4 |
| 1 | 1 | 0 | 1 | 1 | Без помех | - | - | - | - | - | 1 | 1 | 0 | 1 | 1 | 0 | Отсутствие ошибок |
| Однократная помеха |  |  |  | \* |  | 1 | 1 | 0 | 0 | 1 | 1 | Ошибка обнаружена |
| Двукратная помеха |  |  | \* | \* |  | 1 | 1 | 1 | 0 | 1 | 0 | Двукратная ошибка не обнаружена |
| Трехкратная помеха |  | \* |  | \* | \* | 1 | 0 | 0 | 0 | 0 | 1 | Трехкратная ошибка обнаружена |

*Пример проведения расчетов:*

Сформируем проверочный разряд *П:*



1. При отсутствии ошибок



На Рисунке 2.1– представлена компьютерное моделирование кода на четность при

отсутствии ошибок в канале связи, при заданной кодовой комбинации 1101.

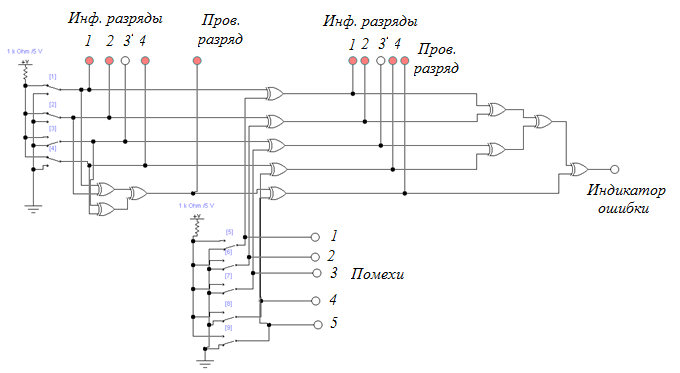


Рисунок 2.1– Компьютерное моделирование кода на четность при

отсутствии ошибок в канале связи

2.При однократной ошибке



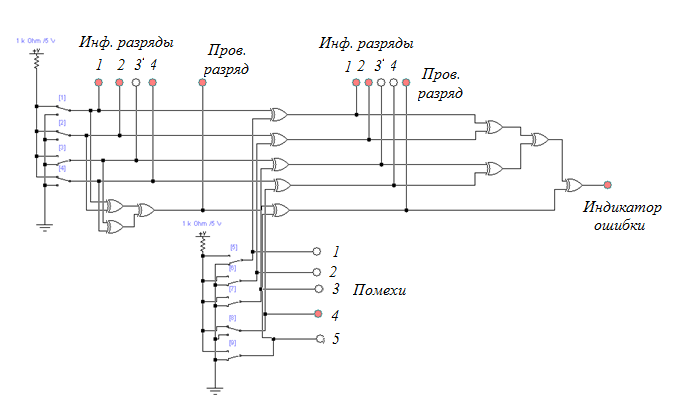


Рисунок 2.2– Компьютерное моделирование кода на четность при

однократной ошибке в канале связи

3. При двухкратной ошибке:



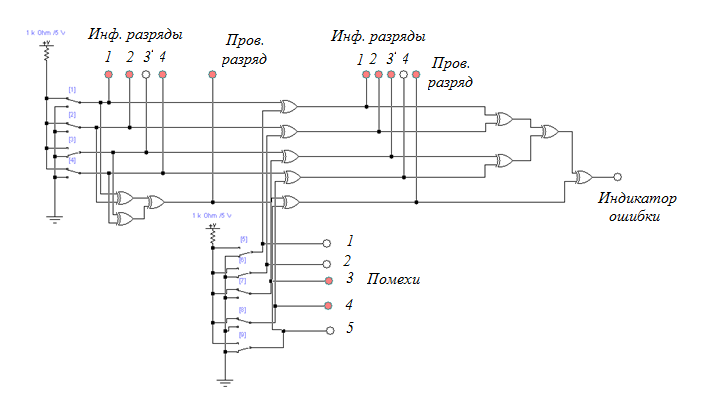


Рисунок 2. 3– Компьютерное моделирование кода на четность при

двухкратной ошибке в канале связи

2.4. При трехкратной ошибке



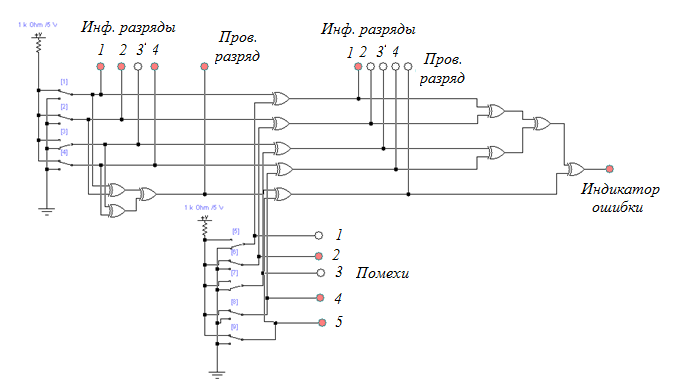


Рисунок 2.4– Компьютерное моделирование кода на четность при

трехкратной ошибке в канале связи

Контрольные вопросы

1. Дайте определение корректирующему коду
2. Какую задачу решают корректирующие коды?
3. Что такое минимальное кодовое расстояние *dmin*?
4. Чему равно *dmin* , исследуемого кода?
5. Сколько ошибок может обнаружить исследуемый код?
6. Сколько ошибок может исправить этот код?
7. Где применяется код с проверкой на четность?
8. Поясните работу кодера кода с проверкой на четность.
9. Поясните работу декодера при обнаружении ошибки.
10. Какой элемент логики применен в схеме моделирования и как он работает?